

Patent



Customer No. 31561
Application No.: 10/709,412
Docket No. 11340-US-PA

IFW

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Wen-Chang Yeh
Application No. : 10/709,412
Filed : May 4, 2004
For : STRUCTURE OF THIN-FILM TRANSISTOR AND
METHOD AND EQUIPMENT FOR FABRICATING THE
STRUCTURE
Examiner : TBA
Art Unit : 2812

ASSISTANT COMMISSIONER FOR PATENTS

Alexandria, VA 22314

Dear Sirs:

Transmitted herewith is a certified copy of Japan Application No.:
2003-164366, filed on: May 7, 2003.

A return prepaid postcard is also included herewith.

Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated:

Oct. 24 2005

By:

Belinda Lee

Belinda Lee

Registration No.: 46,863

Please send future correspondence to:

7F-1, No. 100, Roosevelt Rd.,

Sec. 2, Taipei 100, Taiwan, R.O.C.

Tel: 886-2-2369 2800

Fax: 886-2-2369 7233 / 886-2-2369 7234

E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 5月 7日
Date of Application:

出願番号 特願2003-164366
Application Number:
[ST. 10/C]: [JP2003-164366]

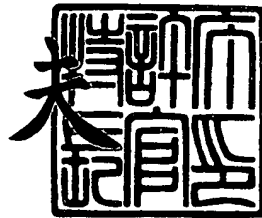
出願人 葉文昌
Applicant(s):

CERTIFIED COPY OF
PRIORITY DOCUMENT

2004年 5月14日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3040405

【書類名】 特許願
【整理番号】 001
【提出日】 平成15年 5月 7日
【あて先】 特許庁長官殿
【国際特許分類】 999999999999999999
【発明者】

【住所又は居所】 台湾台中市建国路 8 7 巷 2 号 5 F - 5

【氏名】 葉 文昌

【特許出願人】

【住所又は居所】 台湾台中市建国路 8 7 巷 2 号 5 F - 5

【氏名又は名称】 葉 文昌

【フリガナ】 ヨウ ブンショウ

【国籍】 台湾

【代理人】

【住所又は居所】 東京都新宿区高田馬場 3 - 4 2 - 1 4 0 1 号室羽賀様
方

【氏名又は名称】 阮 恵美

【フリガナ】 ゲン エミ

【電話番号】 03-3362-3954

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【書類名】 明細書**【発明の名称】 薄膜トランジスタ及びその製造方法****【特許請求の範囲】**

【請求項 1】 基板上に活性領域となる半導体島を形成する半導体島形成工程と、前記半導体島の表面に絶縁性被覆膜を形成する被覆膜形成工程と、前記半導体島をレーザー照射によって結晶化させる結晶化工程と、前記半導体島から半導体トランジスタを作成する装置形成工程と、からなる、半導体トランジスタ製造方法

【請求項 2】 前記装置形成工程において、前記絶縁性被覆膜を半導体トランジスタのゲート絶縁膜として使うことを特徴とする請求項 1 記載の半導体トランジスタ製造方法

【請求項 3】 前記被覆膜形成工程において前記絶縁性被覆膜とは吸収係数 1000 cm^{-1} から 40000 cm^{-1} の間の半透明膜を含むことを特徴とする請求項 1 記載の半導体トランジスタ製造方法

【請求項 4】 前記半導体島とは長方形であることを特徴とする請求項 1 記載の半導体トランジスタ製造方法

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、薄膜トランジスタに関し、特にエキシマレーザーアニールを使用する結晶薄膜トランジスタの製造方法及びかかる薄膜トランジスタに関する。

【0002】

【従来の技術】 まず最初に、本明細書で使用する単語について説明しておく。

【0003】 本明細書においては、原則として「半導体」とはシリコン（硅素、Si）やゲルマニウム等の材料的なものを指し、「トランジスタ」とはこれら半導体を使用して形成された真空管、スイッチ等の素子的なものを指すものとする。

【0004】 近年、薄膜トランジスタ（以下、「TFT」とも記す）を用いて、各画素毎に独立して駆動するアクティブマトリクス液晶表示素子（LCD）やアクティブマトリクス有機EL表示素子の研究開発が活発に行われている。そして

、この T F T は大別して、多結晶シリコン薄膜トランジスタ（以下、「p o l y - S i T F T」とも記す）とアモルファスシリコン薄膜トランジスタ（以下、「a - S i T F T」とも記す）に分けられる。

【0 0 0 5】そして多結晶シリコン薄膜トランジスタは高い移動度を有することから、将来画素の駆動だけではなく、周辺駆動回路、更には情報処理回路をもガラス上に一体化することが、期待されている。

【0 0 0 6】十分に高速な情報処理回路をも薄膜トランジスタで形成するには、電子移動度を単結晶シリコンに近い $5 0 0 \text{ cm}^2 / \text{v s}$ 以上にする必要があるとされている。このような高性能薄膜トランジスタを実現するには、良質なシリコン膜とゲート絶縁膜を作製する必要がある。しかし現状では、シリコン膜に関し言えば多結晶シリコン膜しか得られず、その結晶粒界は電子の散乱中心となるため、結晶粒界の存在は移動度を低下させてしまう。一方でゲート絶縁膜に関しと言うと、低温堆積であるが故に、固定電荷と界面準位が大きくなる。これらはトランジスタの閾値電圧を変動させるだけではなく移動度も低下させてしまう。従って、高性能な T F T 特性を得るためには、T F T のチャネル部分の粒界を極力少なくすほか、良質なゲート絶縁膜を形成する必要がある。

【0 0 0 7】現在 $5 0 0 ^\circ\text{C}$ 以下の低温で多結晶薄膜を形成する方法にアモルファスシリコン膜をエキシマレーザーで照射して、溶融させてから凝固する際に結晶化させる方法がある。この方法はガラス基板に熱ダメージを与えないことから、有望な方法とされている。しかしこの方法では粒径が小さく、且つ結晶粒の位置を制御することが難しく、従って単結晶 T F T の実現は難しかった。

【0 0 0 8】このような問題の解決法として最近、結晶を横方向に成長して、トランジスタのチャネルをこの横方向結晶成長方向と平行に配置し、キャリアがチャネルを通過する際に跨る結晶粒界をなくすことで移動度を $4 0 0 \text{ cm}^2 / \text{v s}$ 以上にできることが実証されている。このため、近年横方向結晶成長を実現させる技術が盛んに開発されている。一般に横方向結晶成長はシリコン膜内に温度勾配を発生させればよく、そうすれば結晶は低温部から高温部に向かって横方向成長する。主な方法として、レーザ強度を空間的に強弱をつけることであるが、この強弱は例えば局所的にレーザ光を遮るマスク法、レーザ光干渉を発生させる位

相シフト法などが考案されている。しかし、これらの方法はレーザ光源を変調させる必要があるために、高価な光学装置を必要とし、薄膜トランジスタの製造コストを上げる要因となる。現在すでに第一世代の低温多結晶ポリシリコン薄膜トランジスタの生産が始まっているが、第一世代の従来のレーザアニール装置で、横方向結晶成長が実現できれば、薄膜トランジスタの低製造コスト化につながる。

【0009】一方で、薄膜トランジスタのゲート絶縁膜の低温堆積に関して言えば、製造温度が基板耐熱温度である 500℃に制限されているため、十分に満足される絶縁膜の製造方法は確立されていない。絶縁膜の堆積に関しては、PECVD法が考えられるが、しかしこの方法ではプラズマによって絶縁膜にダメージが生じる。現在このプラズマによるダメージを軽減するためにECR-PECVD法で絶縁膜を堆積する方法や、絶縁膜堆積後に高圧水蒸気、酸素プラズマなどで絶縁膜をアニールする方法などが考案されているが、前者では装置が高く、後者においては工程が繁雑になってしまう問題点が残される。これら以外に低温堆積したシリコン窒化膜をレーザ照射して高温アニールする方法が考案されたが、しかし、シリコン窒化膜のレーザ光に対する吸収係数が高かった故にレーザ光は膜の深くまでは浸透できず、表面しかアニールされなかった。また、この方式では、シリコン膜と窒化膜のアニールをそれぞれ2回行う必要があった。そして最近、シリコン窒化酸化膜を用いると膜中の酸素含有量を調整することで吸収係数を自由に変化させられることが報告された (W e n - c h a n g Y e h , a n d M . M a t s u m u r a , J p n . J . A p p l . P h y s . V o l . 4 1 (2 0 0 2) p p . 1 9 0 9 - 1 9 1 4) 。この膜は吸収係数を小さくすれば、膜の表面ばかりではなく深部まで光りが浸透して膜全体が光りを吸収してアニールできる。また厚さによっては半透明膜の下に形成されているシリコン膜にも光が達し、従ってシリコン膜も同時にアニールされる。すなわちこの方法ではシリコン膜とこのシリコン窒化酸化膜を同時にアニールでき、良好な特性を持つことが予想される。しかし現在この半透明膜を直接してゲート絶縁膜に利用することはまだ実現されていない。

【0010】本発明は、以上に示した、シリコン膜とゲート絶縁膜の課題を解決

することで優れた性能の薄膜トランジスタを提供することを目的とする。

【0011】

【課題を解決するための手段】

図1は本研究の一手段を示す試料構造である。ここで(a)に断面図、(b)と(c)に表面図を示す。図の方向に関しては左側にx y zそれぞれの方向を表記した。まず半導体膜を活性領域となる半導体島20にパターンニングする。この工程を半導体島形成工程とする。続いて半導体島20の表面に絶縁性被覆膜30を形成する。これを被覆膜形成工程とする。続いて絶縁性被覆膜30表面からレーザー40照射する。これを結晶化工程とする。この工程において、半導体島20の周囲部では横方向熱流出50aと下方向熱流出50bがあるのに対して島の中心部では下方向熱流出しかないため、島の周囲部の温度降下は島の中心部のそれに比べて早い。したがって半導体島の周囲部は中央部に先んじて結晶核が発生して半導体島の中央部に向かって横方向成長する。ここで半導体島20のy方向の横幅とx方向の縦幅が同じ場合と違う場合の結晶成長の様子を表面図を図1(b)と(c)に示す。(b)の場合では結晶成長がぶつかり合ったことにより生じた大粒界201aがX字型に存在する。一方で縦長と横幅の差を大きくした(c)では、半導体島の縦の両端201cをぬいて、縦方向と平行なる粒界201bの数は中心の一本のみになる。従ってこの構造でトランジスタを作る際に、図4(b)で示すように、トランジスタのチャネルのキャリア進行方向を狭い横幅をもつy方向にして、且つx方向に伸びる中央粒界201bを避けるようにその両端にチャネルを作製すれば、キャリアがチャネル内で横切る結晶粒界をなくすることができる。島のx方向の両端部ではキャリアが横切る結晶粒界201cは存在するが、島の縦幅と横幅の差異を大きくすれば、その影響は無視できる。このようにしてトランジスタの性能を飛躍的に向上することができる。またチャネル内では半導体島の縦の両端201cの結晶粒界以外は横切る粒界はないので、結晶粒界に起因するトランジスタ特性のばらつきがなくなる。また、チャネル領域の半導体膜表面は極めて平坦性であるため、更にトランジスタの特性は均一となる。

【0012】被覆膜形成工程において、図1半導体島20上に形成されている絶縁性被覆膜30は、このままゲート絶縁膜として利用できる。この絶縁性被覆膜

30はシリコン膜20をレーザアニール40する際に同時に高温アニールされるため、良好な絶縁特性、低い界面準位と固定電荷などが得られ、トランジスタの高性能化に寄与する。絶縁性被覆膜30にレーザ光40に対して光吸収性を持たない場合には、しかし、横方向結晶成長距離は1ミクロン以下と限られる。仮に半導体島20の横幅が横方向結晶成長可能距離の2倍以上であれば、周辺部から中央に向かって横方向結晶成長可能距離までは成長するが、横方向結晶成長は島の中心部までは到達できず、島の中心部には結晶核が発生して小さい粒径の結晶粒しかえられない。従って横幅が2ミクロン以上の半導体島20を横方向結晶成長させるためには、あらたな方法を利用する必要が生じる。

【0013】そこで本発明では半導体膜20の熔融時間の延ばすために、すでに即知の技術となっているが(Wen-chang Yeh and M. Matsumura, Jpn. J. Appl. Phys. Vol. 41 (2002) p p. 1909-1914)の、 $1000 \sim 40000 \text{ cm}^{-1}$ 、望ましくは $4000 \sim 14000 \text{ cm}^{-1}$ の吸収係数をもつ半透明膜を被覆膜30に応用した。図2にこの試料構造を示す。基板10としてガラス基板、パッシベーション膜15として酸化シリコン膜300nm、半導体膜20としてシリコン膜50nm、絶縁性被覆膜30に1. バッファ膜30aとして酸化シリコン膜100nm、2. 半透明膜30bとして酸化窒化シリコン膜100~500nmを2層に形成した構造を用いた。バッファ層30aをシリコン膜20と半透明膜30bとの間に入れた理由としては、ここで窒化酸化シリコン膜を半透明膜30bとした場合、窒化酸化シリコン膜の表面には結晶核となりうるダングリングボンドが多量に存在するため、シリコン膜の結晶粒径が小さくなるばかりではなく、トランジスタの特性にも悪影響を与えるためである。ここで半透明膜30bの吸収係数は 10000 cm^{-1} である。この半透明膜30bを利用することによって半導体膜20の熔融時間が延びるため、より大きい横方向結晶成長距離が得られる。横方向結晶成長距離の被覆膜膜厚依存性を図3に示す。図3からわかることに横方向結晶成長距離は半透明膜30bの膜厚によって変化することがわかる。例えば島の幅が10ミクロン以上の半導体島20を結晶化する際には、横方向結晶成長距離は5ミクロン以上必要であり、したがって半透明膜30bの厚さを300nm

m以上にすればよい。その後のトランジスタ作成の際には、この絶縁性被覆膜 30 はゲート絶縁膜として利用する。あるいは絶縁性被覆膜 30 の一部をエッチングして薄くして利用する。一方で半導体島 20 が十分に小さい場合では、たとえば横幅が 5 ミクロン以下の場合においては、半透明膜 30 b は 150 nm で充分であり、この場合ではこの絶縁性被覆膜 30 を直接ゲート絶縁膜として利用できる。この後の装置形成工程においては、周知の技術となっている一般的な作製方法から薄膜トランジスタが完成される。

【0014】

【発明の実施形態】以下、図 2, 4, 5, 6 を参照して本発明の実施形態による薄膜半導体装置及びその製造方法について詳細に説明する。

【0015】（実施例 1）図 2, 4, 5, 6 を用いて実施例 1 を説明する。まず図 2 (a) の表面図と図 2 (b) の断面図に示すようにガラス基板 10 上にパッシベーション膜 15 として酸化シリコン膜を TEOS（テトラエトキシシラン）を原料に用いた PECVD により 300℃にて 300 nm 堆積する。続いて半導体膜としてアモルファスシリコン膜をジシランを原料に用いた LPCVD 法で 500℃にて 50 nm 堆積する。そしてアモルファスシリコン膜をパターンングして表面図に示すように横幅が 15 μm 、縦幅が 30 μm 程度の半導体島 20 を形成した。次にその上にバッファ層 30 a として SiO₂ 膜を TMS（テトラメチルシラン）と酸素と窒素を原料に用いた PECVD を用いて 300℃で 100 nm 堆積した。そして続いて半透明膜 30 b として同じく TMS（テトラメチルシラン）と酸素と窒素を原料に用いた PECVD を用いて 300℃で、レーザ光 40 に対して吸収係数が 10000 cm^{-1} の SiONC 膜を 500 nm 形成した。

【0016】続いて室温でレーザ光 40 を表面から照射した。この結果図 2 (b) の表面図に示すように半導体島 20 は全体が横方向結晶成長した。

【0017】ここで半導体島 20 上に存在する絶縁性被覆膜 30 の厚さはバッファ層 30 a と半透明膜 30 b を合わせると 600 nm ある。このままではゲート絶縁膜としては厚すぎるので、この絶縁性被覆膜 30 を薄くしてゲート絶縁膜とする。ここでは 120 nm を残してゲート絶縁膜とした。続いて図 4 に示すよ

うに、例えばT a 金属膜をスパッタ堆積法を用いてゲート絶縁膜30上に堆積し、その後T a 金属膜をパターンニングしてゲート電極60とした。ここでゲート電極60は半導体島の中央に存在する粒界を避けるデュアルゲートとした。そして続いて図5に示すように、ゲート電極60をマスクとしてシリコン島のソース20bとドレイン20cとなる場所、及び201b近傍の両チャネルの結合部を自己整合的にイオン注入法でアクセプタイオン或いはドナーイオンを注入した。その後、図6に示すが、層間絶縁膜90としてPECVDにより500nmのSiO₂をTEOSを用いたPECVD法で形成する。そしてレーザ或いはファーンネスによるアニールでソースドレイン領域20b、20cと両チャネル結合部のドーパントの活性化と層間絶縁膜90の改質をおこなった。ソースドレイン領域のコンタクトホールを形成し、コンタクトホールを介してソース電極70とドレイン電極80をそれぞれ形成して、TF Tを完成させた。

【0018】（実施例2）図2，4，5，6を用いて実施例2を説明する。実施例2では実施例1の半導体島形成工程において図2（a）（b）に示した半導体島20の大きさを横幅が5 μ m、縦幅が10 μ m程度とした以外、製造工程は実施例1と同様である。続く被覆膜形成工程においては、図2に示すようにバッファ層30aとしてSiO₂膜をTMS（テトラメチルシラン）と酸素と窒素を原料に用いたPECVDを用いて300℃で60nm堆積した。続いて半透明膜30bとして同じくTMS（テトラメチルシラン）と酸素と窒素を原料に用いたPECVDを用いて300℃で、照射するレーザ光40に対して吸収係数が10000 cm⁻¹のSiONC膜を140nm形成した。

【0019】続いて室温でレーザ光を表面から照射した。この結果図2（b）に示すように半導体島は結晶化した。

【0020】装置形成工程においては半導体島20の表面に存在する被覆膜30をそのままゲート絶縁膜として用いた。続いて図4に示すように、例えばT a 金属膜をスパッタ堆積法を用いてゲート絶縁膜30上に堆積し、その後T a 金属膜をパターンニングしてゲート電極60とした。ここでゲート電極60は半導体島の中央に存在する粒界を避けるデュアルゲートとした。そして続いて図5に示すように、ゲート電極60をマスクとしてシリコン島のソース20bとドレイン20

cとなる場所、及び201b近傍の両チャネルの結合部を自己整合的にイオン注入法でアクセプタイオン或いはドナーイオンを注入した。その後、図6に示すが、層間絶縁膜90としてPECVDにより500nmのSiO₂をTEOSを用いたPECVD法で形成する。そしてレーザ或いはファーネスによるアニールでソースドレイン領域20b、20cと両チャネル結合部のドーパントの活性化と層間絶縁膜90の改質をおこなった。ソースドレイン領域のコンタクトホールを形成し、コンタクトホールを介してソース電極70とドレイン電極80をそれぞれ形成して、TFETを完成させた。

【0021】以上説明したように、本発明に示した実施例1及び実施例2による薄膜トランジスタ装置によれば、ゲート電極直下に形成されるチャネルには、キャリアが移動する方向に垂直な方向に伸びる結晶粒界が存在しなく、且つゲート絶縁膜はこれまでの低温堆積方法の膜と比べて特性が格段に向上するため、薄膜トランジスタは単結晶トランジスタ並みの高性能のスイッチング特性を有し、しかも、トランジスタの特性のばらつきがないトランジスタを製造することができる。

【0022】また以上の実施例ではゲート電極はデュアルゲート方式を用いたが、図7に示すようにシングルゲートとしてもよい。

【0023】また以上の説明では、多結晶薄膜トランジスタの構造としてnon LDD構造を例にして説明したが、LDD構造やGOLD構造など他の構造についても同様に実施可能である。

【0024】なお、本発明の技術範囲は上記実施の形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において種々の変更を加えることが可能である。例えばTFETの各部を構成する具体的な膜の種類などは適宜変更が可能である。

【0025】

【発明の効果】以上説明してきたように本発明によれば、アモルファスシリコンや微細な結晶からなるシリコンやポリシリコンをレーザーアニールによって全部横方向結晶成長したシリコン膜とすることが可能となる。このためチャネル部分に結晶粒界が存在しないTFETが製造可能となる。更には、ゲート絶縁膜はシリ

コン膜のレーザアニールと同時に高温アニールされるためよい絶縁膜特性が得られ、以上の結果として、従来技術のシリコン膜を用いる場合に比較して、均一で安定した特性と、高移動度化が可能となる。

【図面の簡単な説明】

【図 1】 本発明の実施例による薄膜半導体装置の製造方法の一例を示す工程図であり、（a）は薄膜半導体装置の断面図であり（b）と（c）はその平面図を示した二つの例である。

【図 2】 本発明の実施例による薄膜半導体装置の製造方法の一例を示す工程図であり、（a）は薄膜半導体装置の断面図であり（b）はその平面図を示した例である。

【図 3】 横方向結晶成長距離の半透明膜厚さの依存性を示した図

【図 4】 本発明の実施例による薄膜半導体装置の製造方法の一例を示す工程図であり、（a）は薄膜半導体装置の断面図であり（b）はその平面図を示した例である。

【図 5】 本発明の実施例による薄膜半導体装置の製造方法の一例を示す工程図であり、（a）は薄膜半導体装置の断面図であり（b）はその平面図を示した例である。

【図 6】 本発明の実施例による薄膜半導体装置の製造方法の一例を示す工程図であり、（a）は薄膜半導体装置の断面図であり（b）はその平面図を示した例である。

【図 7】 本発明の実施例による薄膜半導体装置の製造方法の一例を示す工程図であり、（a）は薄膜半導体装置の断面図であり（b）はその平面図を示した例である。

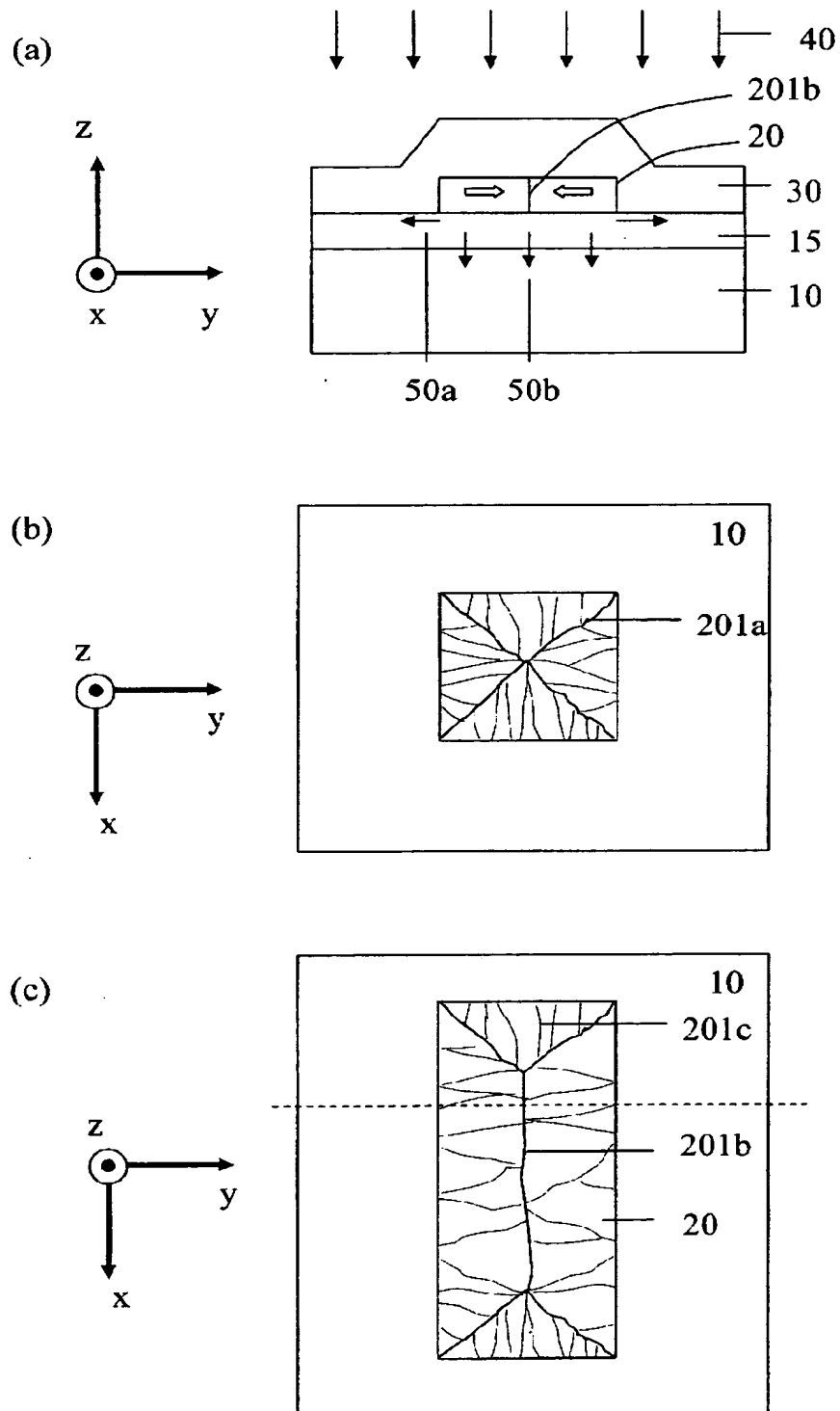
【符号の説明】

- 1 0 ガラス基板
- 1 5 パッシベーション膜
- 2 0 半導体島
- 2 0 a チャネル領域
- 2 0 b ソース領域

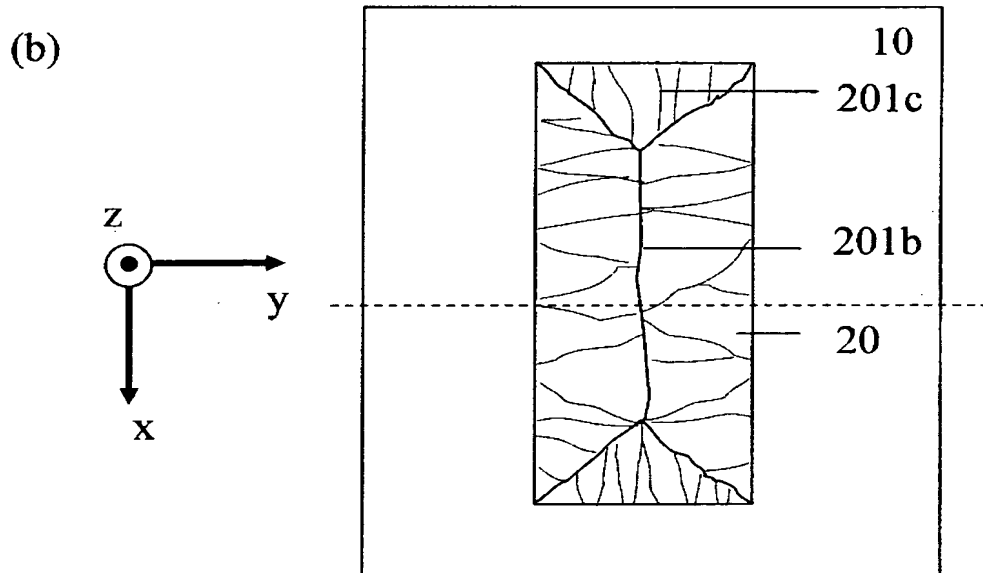
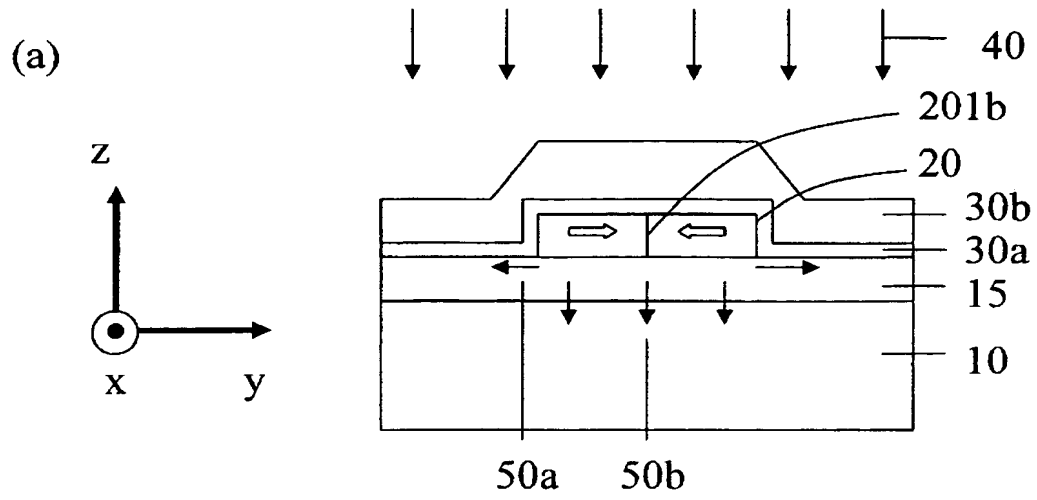
- 2 0 c ドレイン領域
- 3 0 絶縁性被覆膜
 - 3 0 a バッファーマン
 - 3 0 b 半透明膜
- 5 0 a 横方向熱流出
- 5 0 b 縦方向熱流出
- 2 0 1 a X字型結晶粒界
- 2 0 1 b 半導体島中央結晶粒界
- 2 0 1 c 半導体島の x 方向の結晶粒界
- 6 0 ゲート電極
- 7 0 ソース電極
- 8 0 ドレイン電極
- 9 0 層間絶縁膜

【書類名】 図面

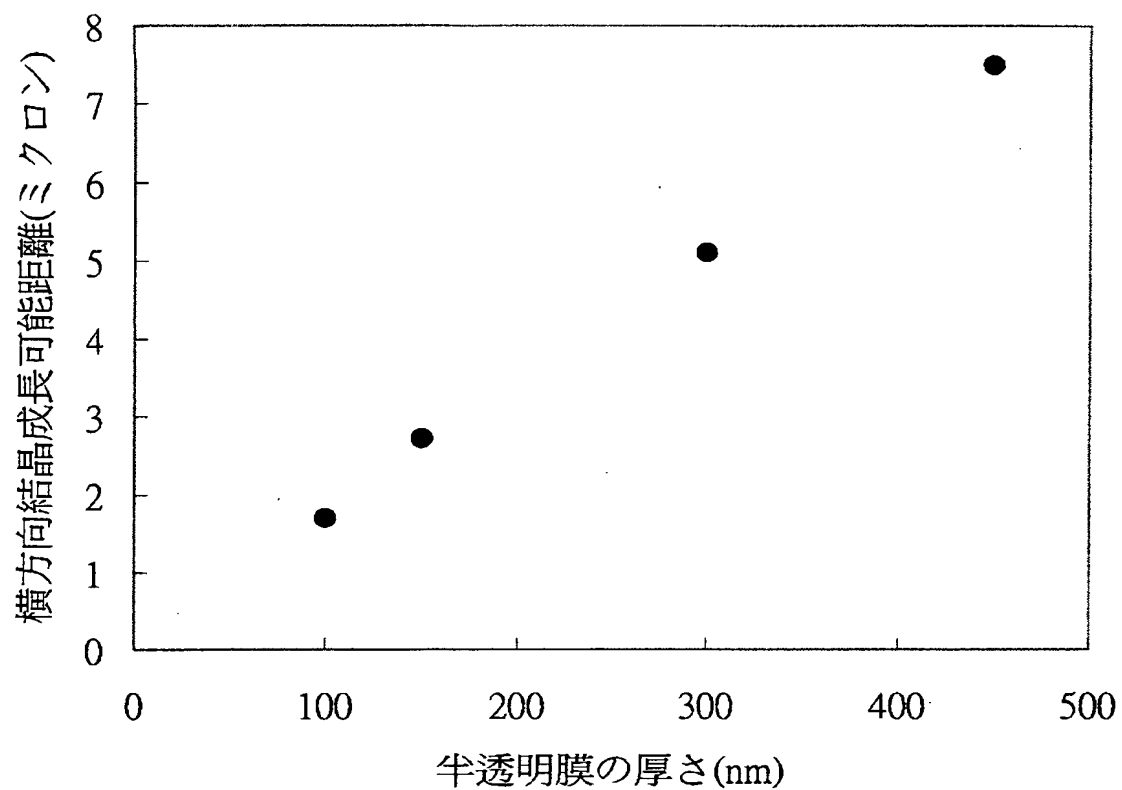
【図 1】



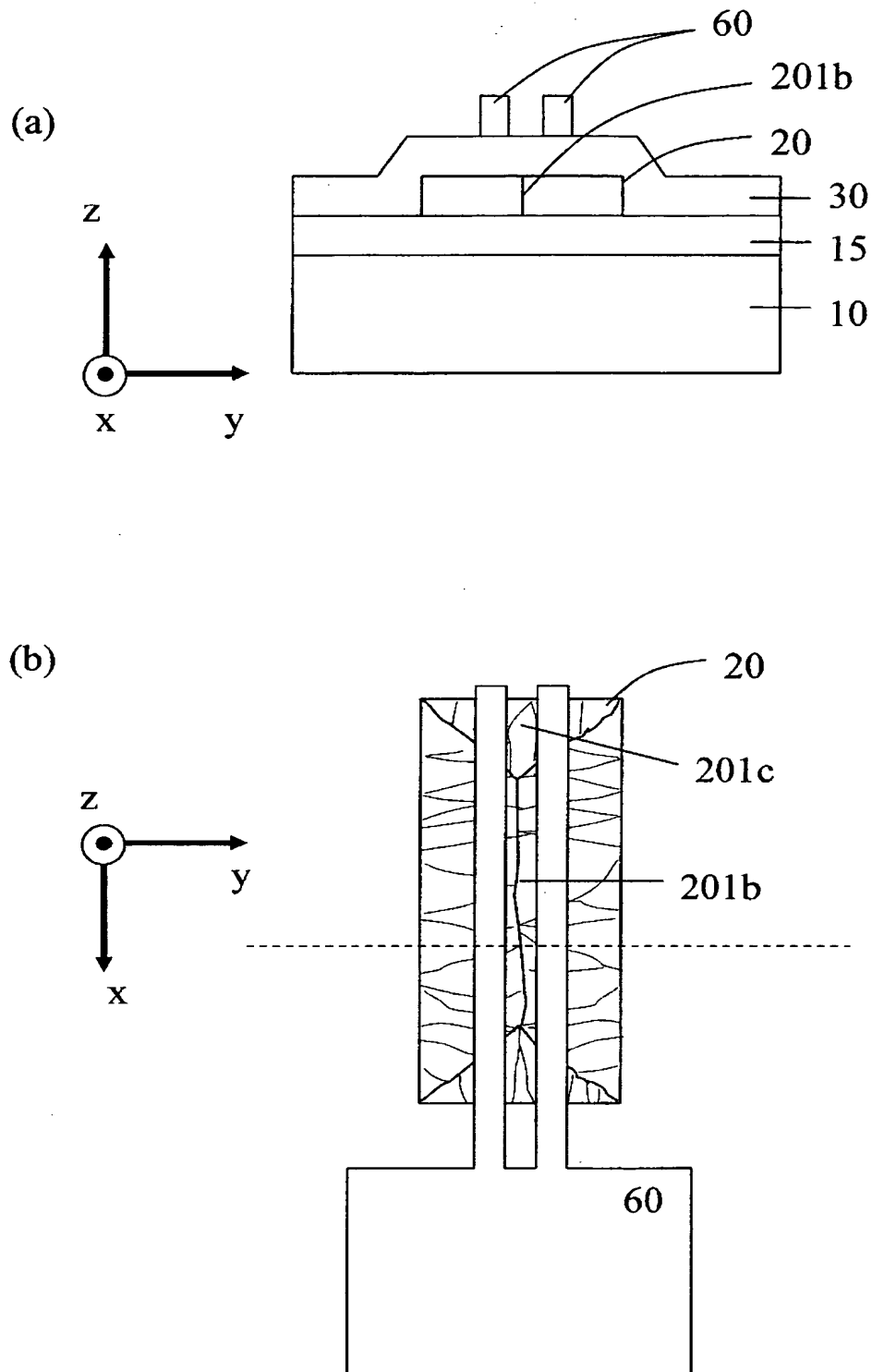
【図 2】



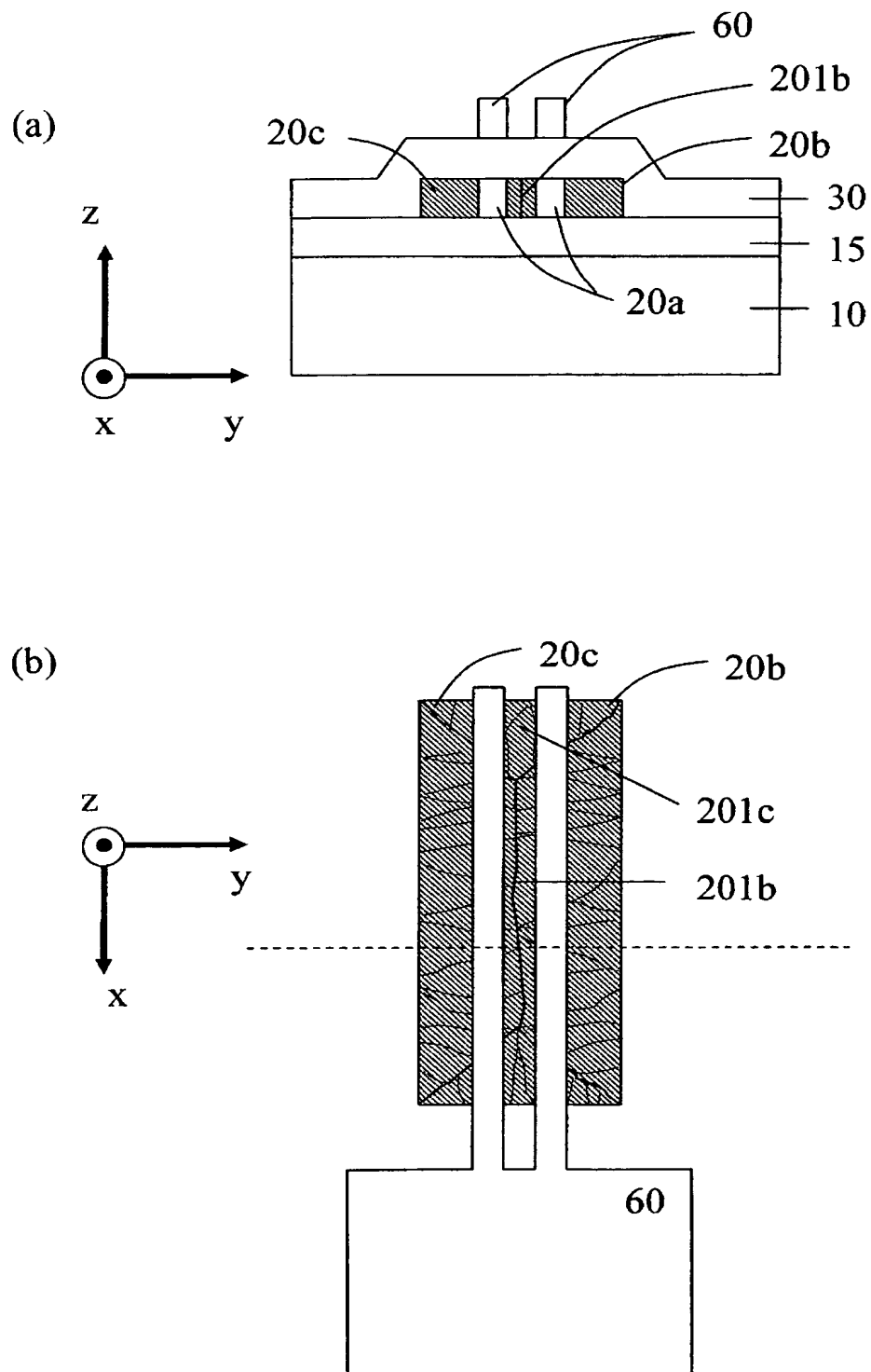
【図 3】



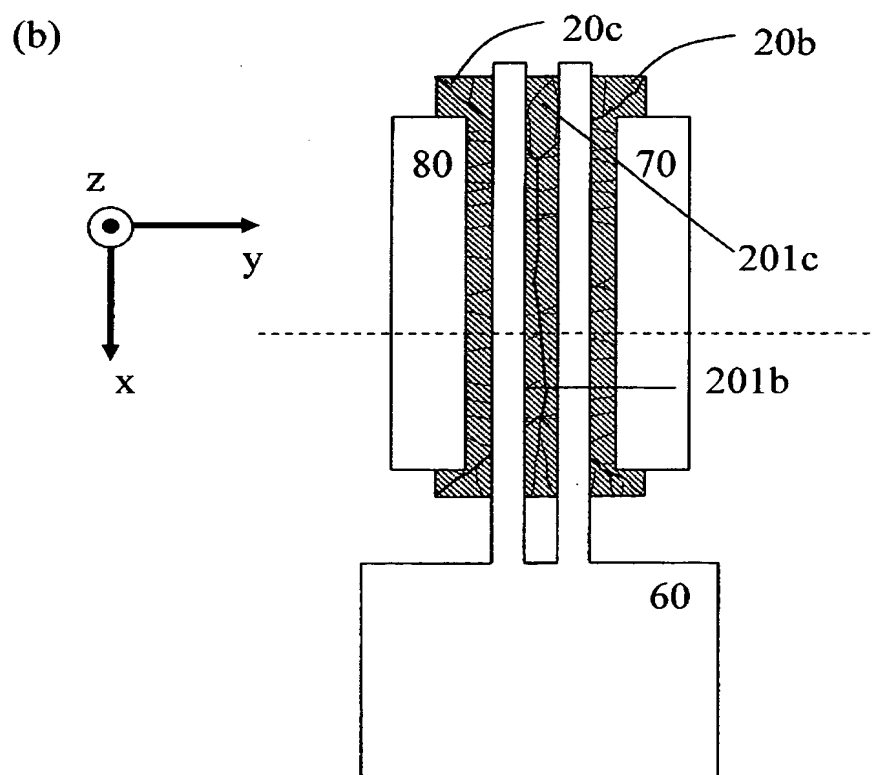
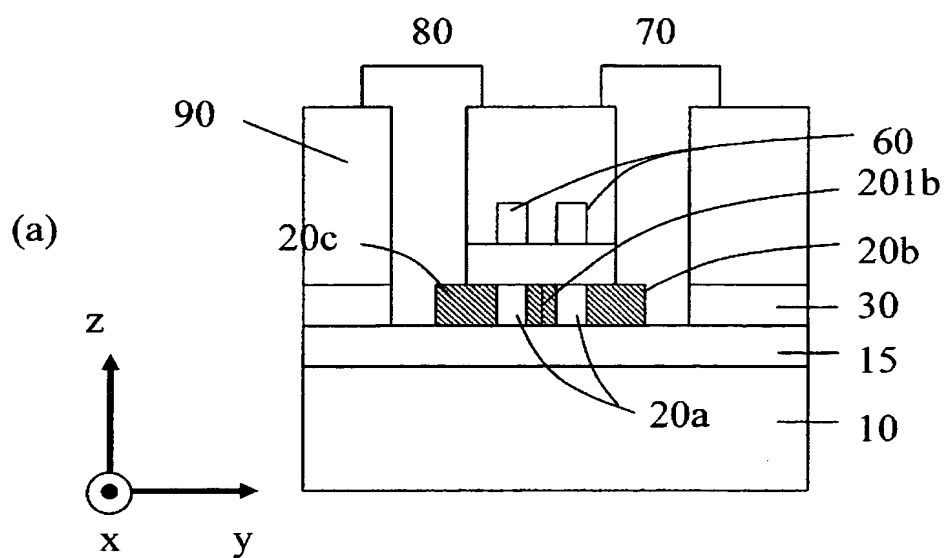
【図 4】



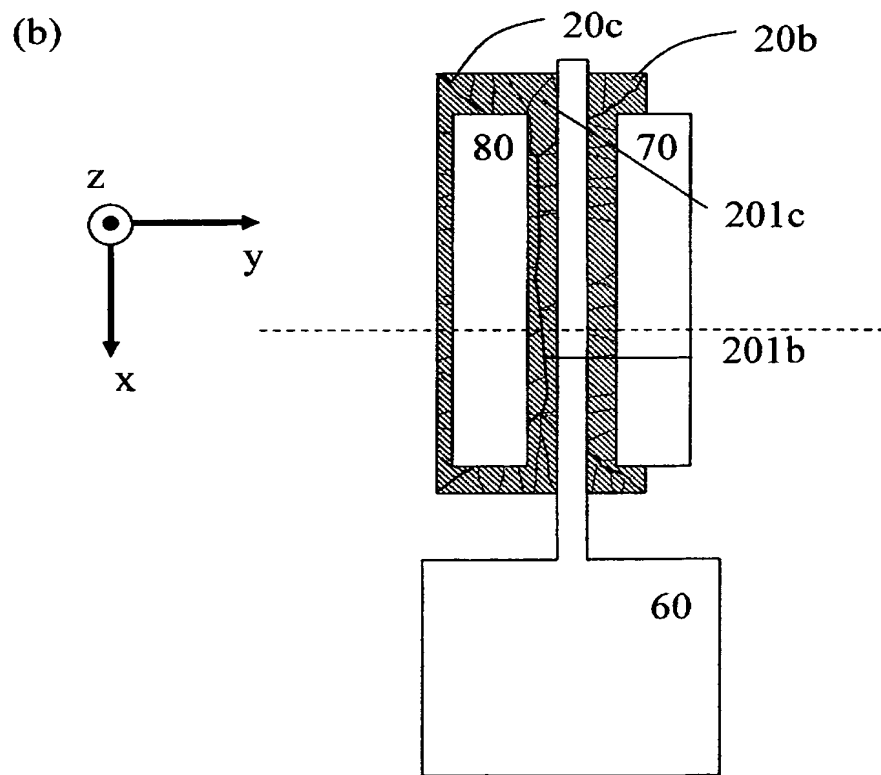
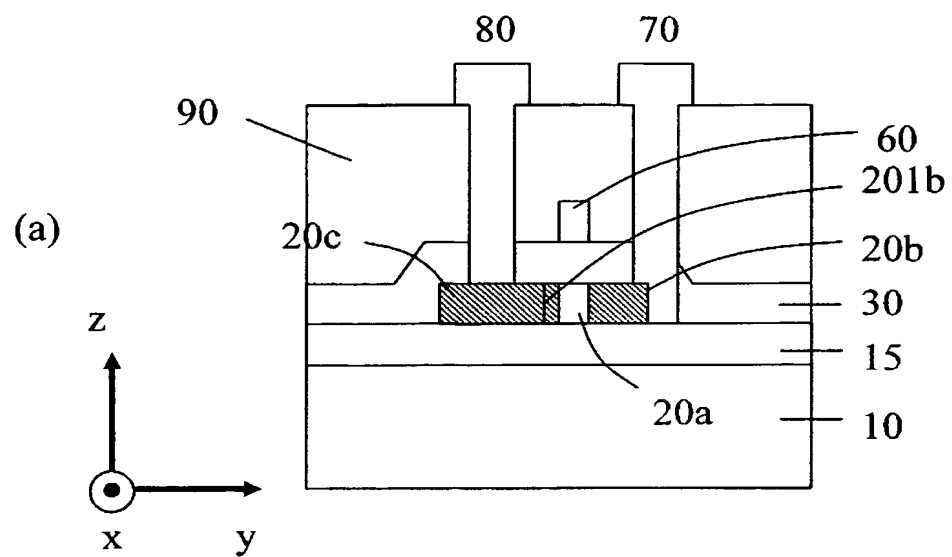
【図 5】



【図 6】



【図 7】



【書類名】 要約書**【要約】**

【課題】 L C D に用いる多結晶半導体薄膜トランジスタは、多結晶半導体の結晶粒界がトランジスタの移動度を低下させる。これを解決するため、簡単な横方向結晶成長膜の形成技術が望まれている。また、ゲート絶縁膜に関しても絶縁特性の優れた形成技術が望まれている。

【解決手段】 活性領域となる半導体島を形成し、その上にゲート絶縁膜となる絶縁性被覆膜を形成する。そして半導体膜と絶縁性被覆膜を同時にレーザアニールする。この結果、半導体島は全領域において横方向結晶成長し、同時に絶縁性被覆膜は高品質化する。この結果従来技術と比較して、均一で安定した特性と、高移動度化された薄膜トランジスタの作製が可能となる。

【選択図】 図 1

特願 2 0 0 3 - 1 6 4 3 6 6

出 願 人 履 歴 情 報

識別番号

[5 0 2 1 3 9 8 9 5]

1. 変更年月日

2 0 0 2 年 3 月 1 4 日

[変更理由]

新規登録

住 所

台湾台中市建国路 8 7 巷 2 号 5 F - 5

氏 名

葉 文昌